

PATENT
8018-1003

IN THE U.S. PATENT AND TRADEMARK OFFICE

Applicant: Michiaki SAKAMOTO et al. Conf.:
Appl. No.: **NEW** Group:
Filed: February 28, 2002 Examiner:
For: LIQUID CRYSTAL DISPLAY WITH CONTROL
ELECTRODES FOR PREVENTING LATERAL
LEAK OF ELECTRIC FIELD



CLAIM TO PRIORITY

Assistant Commissioner for Patents
Washington, DC 20231

February 28, 2002

Sir:

Applicant(s) herewith claim(s) the benefit of the
priority filing date of the following application(s) for the
above-entitled U.S. application under the provisions of 35
U.S.C. § 119 and 37 C.F.R. § 1.55:

<u>Country</u>	<u>Application No.</u>	<u>Filed</u>
JAPAN	2001-055191	February 28, 2001

Certified copy(ies) of the above-noted application(s)
is(are) attached hereto.

Respectfully submitted,

YOUNG & THOMPSON

Benoit Castel

Benoit Castel, Reg. No. 35,041

745 South 28th Street
Arlington, VA 22202
Telephone (703) 521-2297

BC/lmt

Attachment(s): 1 Certified Copy(ies)

日 本 国 特 許 庁
JAPAN PATENT OFFICE

JP066 U.S. PTO
10/J84355
02/28/02

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2001年 2月28日

出 願 番 号

Application Number:

特願2001-055191

出 願 人

Applicant(s):

日本電気株式会社

2001年11月16日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造

出証番号 出証特2001-3101387

【書類名】 特許願
 【整理番号】 74610575
 【提出日】 平成13年 2月28日
 【あて先】 特許庁長官殿
 【国際特許分類】 G02F 1/136
 H01L 29/786

【発明者】

【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

【氏名】 坂本 道昭

【発明者】

【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

【氏名】 秀平 昌信

【発明者】

【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

【氏名】 岡本 守

【特許出願人】

【識別番号】 000004237

【住所又は居所】 東京都港区芝五丁目 7 番 1 号

【氏名又は名称】 日本電気株式会社

【代理人】

【識別番号】 100096105

【弁理士】

【氏名又は名称】 天野 広

【電話番号】 03(5484)2241

【手数料の表示】

【予納台帳番号】 038830

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9715826

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 液晶表示装置

【特許請求の範囲】

【請求項 1】 ゲート線と、

前記ゲート線と交差して配置されているデータ線と、

前記ゲート線と前記データ線との交差箇所の近傍に配置されたスイッチング素子と、

層間絶縁膜を介して前記ゲート線及び前記データ線の上方に形成されている画素電極と、

を備える液晶表示装置であって、

上方から見たときに、隣り合う 2 つの画素電極の間の間隙と前記ゲート線とが重なり合っている液晶表示装置において、

前記間隙の下方であって、かつ、前記ゲート線の上方において、上方から見たときに、前記ゲート線を覆う制御電極が設けられていることを特徴とする液晶表示装置。

【請求項 2】 前記制御電極は、上方から見たときに、前記間隙を少なくとも幅方向に覆うものであることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】 前記制御電極は、上方から見たときに、前記間隙と前記ゲート線とが重なり合っている範囲を少なくとも覆うものであることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 4】 前記制御電極は、前記スイッチング素子を構成するソース電極と同電位であることを特徴とする請求項 1 乃至 3 の何れか一項に記載の液晶表示装置。

【請求項 5】 前記制御電極は、前記スイッチング素子を構成するソース電極と同層に形成されていることを特徴とする請求項 1 乃至 4 の何れか一項に記載の液晶表示装置。

【請求項 6】 前記制御電極は、前記スイッチング素子を構成するソース電極と一体に形成されていることを特徴とする請求項 1 乃至 5 の何れか一項に記載の液晶表示装置。

【請求項 7】 前記制御電極は、メタルもしくはITOからなる単層構造またはそれらの多層構造からなるものであることを特徴とする請求項 1 乃至 6 の何れか一項に記載の液晶表示装置。

【請求項 8】 前記層間絶縁膜は有機膜であることを特徴とする請求項 1 乃至 7 の何れか一項に記載の液晶表示装置。

【請求項 9】 前記液晶表示装置はCOT構造であることを特徴とする請求項 1 乃至 7 の何れか一項に記載の液晶表示装置。

【請求項 10】 前記液晶表示装置は反射型構造であることを特徴とする請求項 1 乃至 7 の何れか一項に記載の液晶表示装置。

【請求項 11】 前記制御電極と前記スイッチング素子のソース電極とは、前記ソース電極を延伸した延伸部を介して接続されており、前記制御電極と前記画素電極とを接続するコンタクトホールは前記延伸部上に設けられていることを特徴とする請求項 5 に記載の液晶表示装置。

【請求項 12】 前記制御電極と前記画素電極とを接続するコンタクトホールは前記制御電極上に設けられていることを特徴とする請求項 1 乃至 10 の何れか一項に記載の液晶表示装置。

【請求項 13】 請求項 1 乃至請求項 12 の何れか一項に記載した液晶表示装置を搭載した電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、例えばコンピュータのディスプレイに使用される液晶表示装置に関し、特に、例えば薄膜トランジスタからなるスイッチング素子を備えた液晶表示装置に関する。

【0002】

【従来の技術】

従来の液晶表示装置の一例として、特開平10-221715号公報に記載されている液晶表示装置を図9及び図10に示す。図9は同液晶表示装置におけるアクティブマトリクス基板の一部を示す平面図であり、図10は図9のA-A線

における断面図である。

【0003】

図10に示すように、アクティブマトリクス基板50は、ガラスその他の絶縁性基板51と、絶縁性基板51上に形成されたゲート絶縁膜52と、ゲート絶縁膜52上に形成されたパッシベーション膜53と、パッシベーション膜53上に形成された層間絶縁膜54と、層間絶縁膜54上においてマトリクス状に形成された画素電極55と、を備えている。

【0004】

また、図9に示すように、各画素電極55の周辺には、ゲート線56とデータ線57とが、相互に直交し、かつ、各画素電極55を囲むようにして配置されている。図10に示すように、ゲート線56は絶縁性基板51上に形成され、データ線57（図10では図示せず）はゲート絶縁膜52上に形成されている。

【0005】

図9に示すように、ゲート線56とデータ線57との交差箇所の近傍には、スイッチング素子としての薄膜トランジスタ58（Thin Film Transistor: TFT）が設けられている。薄膜トランジスタ58は、層間絶縁膜54に設けられたコンタクトホール59を介して画素電極55に接続されている。

【0006】

薄膜トランジスタ58のゲート電極にはゲート線56が接続されており、ゲート線56を介してゲート電極に入力される信号によって薄膜トランジスタ58が駆動制御される。また、薄膜トランジスタ58のドレイン電極にはデータ線57が接続されており、データ線57を介してドレイン電極にデータ信号が入力される。

【0007】

さらに、図10に示すように、相互に隣接する画素電極55間には、ゲート線56の上方において、層間絶縁膜54上に制御電極60が形成されている。制御電極60は画素電極55と同層に形成される。

【0008】

図 1 0 に示すように、アクティブマトリクス基板 5 0 と対向して、絶縁性基板 6 1 と、絶縁性基板 6 1 上に形成されたカラーフィルター 6 2 と、カラーフィルター 6 2 上に形成された対向電極 6 3 と、からなる対向基板 6 4 が、画素電極 5 5 と対向電極 6 3 とが向かい合うように、配置されている。

【 0 0 0 9 】

アクティブマトリクス基板 5 0 と対向基板 6 4 との各表面には配向膜（図示せず）が設けられており、これらの配向膜の間に液晶層 6 5 が保持されている。この液晶層 6 5 の厚みを保持するためのスペーサー（図示せず）がアクティブマトリクス基板 5 0 と対向基板 6 4 との間には配置されており、また、液晶層 6 5 の周囲には、液晶分子を外部に漏らさないためのシール（図示せず）が形成されている。

【 0 0 1 0 】

【発明が解決しようとする課題】

上述のように、この従来の液晶表示装置においては、隣接する画素電極 5 5 間に制御電極 6 0 が配置されている。この制御電極 6 0 は、ゲート線 5 6 と画素電極 5 5 との間の電位差によって生じる電界が液晶層 6 5 の内部に侵入し、液晶分子の配向方向を所定の方向とは異なる方向に至らしめる、いわゆるリバースチルトを発生させることを防止するために設けられているものである。

【 0 0 1 1 】

しかしながら、制御電極 6 0 を画素電極 5 5 と同層上に形成することは、生産技術上、かなりの困難性を伴う。

【 0 0 1 2 】

また、図 1 0 に示すように、相互に隣接する画素電極 5 5 間の間隙は大きくはないので、その間隙に制御電極 6 0 を形成しようとすると、制御電極 6 0 が一方または双方の画素電極 5 5 と物理的に接合してしまうおそれが極めて高い。

【 0 0 1 3 】

さらに、制御電極 6 0 と画素電極 5 5 とを物理的に離間させるために、制御電極 6 0 と画素電極 5 5 との間にはある程度の間隙 6 7 を設けなければならない。このような間隙 6 7 を設けておくと、ゲート線 5 6 と画素電極 5 5 との間の電位

差に起因して生じる電界が制御電極 6 0 によっては完全に遮蔽されないため、電界が間隙 6 7 を通過し、画素電極 5 5 に沿って水平方向に回り込み、いわゆる横漏れ電界 6 8 を発生させることがある。

【 0 0 1 4 】

このような横漏れ電界 6 8 は液晶層 6 4 の液晶分子のリバースチルトの原因となり、ひいては、ディスクリネーションを惹起させる。

【 0 0 1 5 】

本発明はこのような従来の液晶表示装置における問題点に鑑みてなされたものであり、相互に隣接する画素電極 5 5 間の狭い間隙に制御電極を設けることなく、上述のいわゆる横漏れ電界を確実に防止することができる液晶表示装置を提供することを目的とする。

【 0 0 1 6 】

【課題を解決するための手段】

この目的を達成するため、本発明は、ゲート線と、ゲート線と交差して配置されているデータ線と、ゲート線とデータ線との交差箇所の近傍に配置されたスイッチング素子と、層間絶縁膜を介してゲート線及びデータ線の上方に形成されている画素電極と、を備える液晶表示装置であって、上方から見たときに、隣り合う 2 つの画素電極の間の間隙とゲート線とが重なり合っている液晶表示装置において、間隙の下方であって、かつ、ゲート線の上方において、上方から見たときに、ゲート線を覆う制御電極が設けられていることを特徴とする液晶表示装置を提供する。

【 0 0 1 7 】

本発明に係る液晶表示装置においては、ゲート線は制御電極により完全に覆われている。このため、ゲート線と画素電極との間の電位差に起因して生じる電界は制御電極によって完全に遮蔽され、隣接する画素電極間の間隙を通過し、画素電極の方向に回り込むことを防止することが可能である。

【 0 0 1 8 】

制御電極は、上方から見たときに、間隙を全て覆うものであることが好ましい。

【 0 0 1 9 】

上方から見たときに、ゲート線のみならず、画素電極間の間隙をも制御電極により覆うことにより、電界が画素電極間の間隙を通過することを完全に防止することができ、電界が画素電極の方向に回り込む現象、すなわち、いわゆる横漏れ電界を防止することができる。

【 0 0 2 0 】

制御電極は、上方から見たときに、間隙とゲート線とが重なり合っている範囲を少なくとも覆うものであるように構成することができる。

【 0 0 2 1 】

画素電極間の間隙またはゲート線の何れか一方または双方の全てを制御電極で完全に覆うことは必ずしも必要ではなく、少なくとも間隙とゲート線とが重なり合っている範囲で間隙またはゲート線の何れかを制御電極で覆うことにより、上述の横漏れ電界を防止することも可能である。

【 0 0 2 2 】

制御電極は、スイッチング素子を構成するソース電極と同電位に設定することができる。

【 0 0 2 3 】

また、制御電極は、スイッチング素子を構成するソース電極と同層に形成することができる。

【 0 0 2 4 】

制御電極はソース電極と相互に異なる層上に形成することも可能であるが、制御電極をソース電極と同層上に形成することにより、制御電極とソース電極とを同一工程で形成することが可能になり、本液晶表示装置の生産効率を上げることができる。

【 0 0 2 5 】

制御電極は、スイッチング素子を構成するソース電極と一体に形成することができる。

【 0 0 2 6 】

制御電極はソース電極とは別個のものとして形成することも可能であるが、制

御電極をソース電極と一体に形成することにより、制御電極とソース電極とを同一工程で形成することが可能になり、本液晶表示装置の生産効率を上げることができる。

【 0 0 2 7 】

制御電極は、例えば、メタルもしくはITOからなる単層構造またはそれらの多層構造からなるものとすることができる。

【 0 0 2 8 】

層間絶縁膜は、例えば、有機膜から構成することができる。

【 0 0 2 9 】

本発明に係る液晶表示装置はCOT構造または反射型構造の液晶表示装置として構成することができる。

【 0 0 3 0 】

制御電極とスイッチング素子のソース電極とは、ソース電極を延伸した延伸部を介して接続することができる。この場合、制御電極と画素電極とを接続するコンタクトホールは延伸部上に設けることができる。

【 0 0 3 1 】

あるいは、制御電極と画素電極とを接続するコンタクトホールは制御電極上に設けることも可能である。

【 0 0 3 2 】

コンタクトホールを制御電極上に形成することにより、延伸部上に形成する場合と比較して、コンタクトホールの分だけ開口率を上げることができる。

【 0 0 3 3 】

【発明の実施の形態】

本発明の第一の実施形態に係る液晶表示装置を図1及び2に示す。図1は同液晶表示装置におけるアクティブマトリクス基板の一部を示す平面図であり、図2は図1のB-B線における断面図である。

【 0 0 3 4 】

図2に示すように、アクティブマトリクス基板10は、ガラスその他の絶縁性基板11と、絶縁性基板11上に形成されたゲート絶縁膜12と、ゲート絶縁膜

上 1 2 に形成された制御電極 2 0 と、制御電極 2 0 を覆ってゲート絶縁膜 1 2 上に形成されているパッシベーション膜 1 3 と、パッシベーション膜 1 3 上に形成された層間絶縁膜 1 4 と、層間絶縁膜 1 4 上においてマトリクス状に形成された画素電極 1 5 と、を備えている。

【 0 0 3 5 】

また、図 1 に示すように、各画素電極 1 5 の周辺には、ゲート線 1 6 とデータ線 1 7 とが、相互に直交し、かつ、各画素電極 1 5 を囲むようにして配置されている。図 2 に示すように、ゲート線 1 6 は絶縁性基板 1 1 上に形成され、データ線 1 7 (図 2 では図示せず) はゲート絶縁膜 1 2 上に形成されている。

【 0 0 3 6 】

図 1 に示すように、ゲート線 1 6 とデータ線 1 7 との交差箇所の近傍には、スイッチング素子としての薄膜トランジスタ 1 8 (TFT) が設けられている。薄膜トランジスタ 1 8 は、層間絶縁膜 1 4 に設けられた後述するコンタクトホール 1 9 を介して画素電極 1 5 に接続されている。

【 0 0 3 7 】

薄膜トランジスタ 1 8 のゲート電極にはゲート線 1 6 が接続されており、ゲート線 1 6 を介してゲート電極に入力される信号によって薄膜トランジスタ 1 8 が駆動制御される。また、薄膜トランジスタ 1 8 のドレイン電極にはデータ線 1 7 が接続されており、データ線 1 7 を介してドレイン電極にデータ信号が入力される。

【 0 0 3 8 】

図 2 に示すように、アクティブマトリクス基板 1 0 と対向して、絶縁性基板 2 1 と、絶縁性基板 2 1 上に形成されたカラーフィルター 2 2 と、カラーフィルター 2 2 上に形成された対向電極 2 3 と、からなる対向基板 2 4 が、画素電極 1 5 と対向電極 2 3 とが向かい合うように、配置されている。

【 0 0 3 9 】

アクティブマトリクス基板 1 0 と対向基板 2 4 との各表面には配向膜 (図示せず) が設けられており、これらの配向膜の間に液晶層 2 5 が保持されている。この液晶層 2 5 の厚みを保持するためのスペーサー (図示せず) がアクティブマト

リクス基板 1 0 と対向基板 2 4 との間には配置されており、また、液晶層 2 5 の周囲には、液晶分子を外部に漏らさないためのシール（図示せず）が形成されている。

【 0 0 4 0 】

画素電極 1 5 は、透過型液晶表示装置の場合には、ITO やその他の透明導電膜からなり、反射型液晶表示装置の場合には、アルミニウムやその他の金属からなる。

【 0 0 4 1 】

また、ゲート線 1 6 及びデータ線 1 7 はアルミニウムまたはチタニウムなどの金属からなる。

【 0 0 4 2 】

制御電極 2 0 は、クロム、モリブデンまたはチタニウムなどのメタルからなる単層構造として形成されている。

【 0 0 4 3 】

本実施形態における層間絶縁膜 1 4 は有機膜であり、感光性アクリル樹脂からなる。感光性アクリル樹脂は約 3 . 4 乃至 3 . 5 の範囲の比誘電率を有しており、無機膜の比誘電率（例えば、窒化シリコンの比誘電率は約 8 ）と比較して極めて低い。また、感光性アクリル樹脂は透明度が高く、スピン塗布法により容易に厚い薄膜を形成することが可能である。このため、ゲート線 1 6 と画素電極 1 5 との間の容量及びデータ線 1 7 と画素電極 1 5 との間の容量を低くすることができ、ゲート線 1 6 及びデータ線 1 7 と画素電極 1 5 との間の容量成分が表示に与えるクロストークの影響を低減させることが可能である。

【 0 0 4 4 】

また、感光性アクリル樹脂を用いることにより、例えばスピン塗布法を用いて、容易に数ミクロン程度の厚い薄膜を形成することができ、かつ、パターンニングに際してはフォトリソ工程も不要であるため、生産性を向上させることができる。

【 0 0 4 5 】

図 2 に示すように、本実施形態に係る液晶表示装置においては、上方から見た

ときに、相互に隣接する画素電極 1 5 a、1 5 b の間に間隙 2 6 が形成されており、この間隙 2 6 の下方に、間隙 2 6 と重なり合うように、ゲート線 1 6 が位置している。

【 0 0 4 6 】

さらに、本実施形態に係る液晶表示装置においては、ゲート絶縁膜 1 2 上に形成されている制御電極 2 0 は、上方から見たときに、ゲート線 1 6 を完全に覆うとともに、間隙 2 6 をも完全に覆うように形成されている。

【 0 0 4 7 】

また、図 1 に示すように、T F T 1 8 のソース電極 1 8 a には、画素電極 1 5 a を縦断して制御電極 2 0 まで延びる延伸部分 1 8 b が形成されており、制御電極 2 0 は延伸部分 1 8 b を介してソース電極 1 8 a と一体になっている。

【 0 0 4 8 】

延伸部分 1 8 b には、制御電極 2 0 の近傍において、コンタクトホール 1 9 が形成されており、このコンタクトホール 1 9 a を介して画素電極 1 5 a と制御電極 2 0 については T F T 1 8 のソース電極 1 8 a とが接続されている。

【 0 0 4 9 】

なお、上述の第一の実施形態に係る液晶表示装置の駆動方法としては、データライン反転駆動法、ゲートライン反転駆動法及びドット反転駆動法の何れをも用いることができる。

【 0 0 5 0 】

ここに、データライン反転駆動法とは、各画素電極の極性をそれらの画素電極が接続されているデータ線毎に反転させる駆動方法を言う。ゲートライン反転駆動法とは、各画素電極の極性をそれらの画素電極が接続されているゲート線毎に反転させる駆動方法を言う。また、ドット反転駆動法とは、相互に隣接する画素電極の信号の極性を相互に異なる極性にする駆動方法を言う。

【 0 0 5 1 】

以上のように、本実施形態に係る液晶表示装置によれば、制御電極 2 0 はゲート線 1 6 及び間隙 2 6 の双方を完全に覆うように形成されているので、ゲート線 1 6 と画素電極 1 5 との間の電位差に起因して生じる電界は制御電極 2 0 により

遮蔽される。すなわち、電界が間隙 2 6 を通過し、画素電極 1 5 に沿って回り込む現象、いわゆる横漏れ電界の発生を防止することができる。

【 0 0 5 2 】

また、画素電極 1 5 a と制御電極 2 0 とがコンタクトホール 1 9 を介して接続されているため、ゲート絶縁膜 1 2 を間に挟んで制御電極 2 0 とゲート線 1 6 との間に補助容量が形成される。このため、本実施形態に係る液晶表示装置の蓄積容量の増大を図ることができる。

【 0 0 5 3 】

本実施形態に係る液晶表示装置は上述の構成に限定されるものではなく、以下のように、種々の変更が可能である。

【 0 0 5 4 】

本実施形態に係る液晶表示装置においては、図 2 に示したように、制御電極 2 0 は、上方から見たときに、ゲート線 1 6 及び画素電極 1 5 a、1 5 b 間の間隙 2 6 の双方を完全に覆うように形成されていたが、制御電極 2 0 の構造はこれには限定されない。

【 0 0 5 5 】

第一に、図 3 に示すように、ゲート線 1 6 の幅が間隙 2 6 の幅よりも大きく、かつ、上方から見たときに、間隙 2 6 は全てゲート線 1 6 に包含されている場合を想定する。

【 0 0 5 6 】

このような場合には、制御電極 2 0 は、上方から見たときに、少なくとも間隙 2 6 を幅方向に覆うように形成すれば良く、ゲート線 1 6 をも完全に覆うように形成することは必ずしも必要ではない。制御電極 2 0 によってゲート線 1 6 を完全には覆わなくても、間隙 2 6 を制御電極 2 0 によって完全に覆うようにすれば、図 1 0 に示したような従来の液晶表示装置における横漏れ電界 6 8 の発生を防止することができる。

【 0 0 5 7 】

第二に、図 4 に示すように、ゲート線 1 6 の幅が間隙 2 6 の幅よりも小さく、かつ、上方から見たときに、ゲート線 1 6 は全て間隙 2 6 に包含されている場合

を想定する。

【 0 0 5 8 】

このような場合には、制御電極 2 0 は、上方から見たときに、少なくともゲート線 1 6 を幅方向に覆うように形成すれば良く、間隙 2 6 をも完全に覆うように形成することは必ずしも必要ではない。制御電極 2 0 によって間隙 2 6 を完全には覆わなくても、ゲート線 1 6 を制御電極 2 0 によって完全に覆うようにすれば、図 1 0 に示したような従来の液晶表示装置における横漏れ電界 6 8 の発生を防止することができる。

【 0 0 5 9 】

第三に、図 5 に示すように、上方から見たときに、ゲート線 1 6 は部分的に間隙 2 6 に包含されており、かつ、画素電極 1 5 b とゲート線 1 6 との間にはギャップが生じている場合を想定する。

【 0 0 6 0 】

また、第四に、図 6 に示すように、上方から見たときに、ゲート線 1 6 は部分的に間隙 2 6 に包含されており、かつ、画素電極 1 5 a とゲート線 1 6 との間にはギャップが生じている場合を想定する。

【 0 0 6 1 】

これらのような場合には、制御電極 2 0 は、上方から見たときに、少なくともゲート線 1 6 または少なくとも間隙 2 6 を幅方向に覆うように形成すれば良く、間隙 2 6 またはゲート線 1 6 をも完全に覆うように形成することは必ずしも必要ではない。制御電極 2 0 によって間隙 2 6 またはゲート線 1 6 を完全には覆わなくても、ゲート線 1 6 または間隙 2 6 を制御電極 2 0 によって幅方向に覆うようにすれば、図 1 0 に示したような従来の液晶表示装置における横漏れ電界 6 8 の発生を防止することができる。

【 0 0 6 2 】

上述の第一の実施形態においては、制御電極 2 0 は延伸部分 1 8 b を介してソース電極 1 8 a と一体的に形成されているが、制御電極 2 0 をソース電極 1 8 a と一体的に形成することは必ずしも必要ではない。

【 0 0 6 3 】

延伸部分 1 8 b を形成することなく、制御電極 2 0 とソース電極 1 8 a とを別個のものとして形成することも可能である。この場合、制御電極 2 0 とソース電極 1 8 a とは相互に異なる層上に形成することもでき、あるいは、同一層上に形成することも可能である。ただし、制御電極 2 0 とソース電極 1 8 a とを同一層上に形成することにより、制御電極 2 0 の形成とソース電極 1 8 a の形成とを同一の工程で行うことができるため、制御電極 2 0 とソース電極 1 8 a とは同一層上に形成することが好ましい。

【 0 0 6 4 】

また、制御電極 2 0 とソース電極 1 8 a とを別個のものとして形成する場合には、制御電極 2 0 とソース電極 1 8 a とを同一電位に設定することが好ましい。

【 0 0 6 5 】

このようにすることにより、設定すべき電位の数が減り、本実施形態に係る液晶表示装置の駆動を単純化することができる。

【 0 0 6 6 】

また、上述の実施形態に係る液晶表示装置においては、制御電極 2 0 はクロムその他のメタルから形成されているが、ITO (Indium-Tin-Oxide) から形成することも可能である。

【 0 0 6 7 】

さらには、制御電極 2 0 は単層構造としてのみならず、クロム、モリブデン、チタニウム及びITOの何れか2以上からなる多層構造として形成することも可能である。

【 0 0 6 8 】

また、本実施形態に係る液晶表示装置は有機層間膜構造の液晶表示装置として形成されているが、COT構造または反射型構造の液晶表示装置として形成することも可能である。

【 0 0 6 9 】

また、本実施形態に係る液晶表示装置においては、コンタクトホール 1 9 はソース電極 1 8 a の延伸部分 1 8 b に形成されているが、制御電極 2 0 上に形成することも可能である。コンタクトホール 1 9 を制御電極 2 0 上に形成することに

より、延伸部分 1 8 a 上に形成する場合と比較して、コンタクトホール 1 9 の分だけ開口率を上げることができる。

【 0 0 7 0 】

液晶表示装置としては、配向した液晶分子の分子軸の方向（「ディレクタ」と呼ばれる）を基板に対して直交する面内において回転させ、表示を行う形式のものと、基板に対して平行な面内において回転させ、表示を行う形式のものがある。

【 0 0 7 1 】

前者の代表例が T N（Twisted Nematic：ねじれネマティック）モードの液晶表示装置であり、後者は I P S（In-Plane Switching）モードまたは横電界方式の液晶表示装置と呼ばれる。I P S モードの液晶表示装置は、基本的には、視点を動かしても液晶分子の短軸方向のみを見ていることになるため、液晶分子の「立ち方」の視野角に対する依存性がなく、T N モードの液晶表示装置よりも広い視野角を達成することができる。

【 0 0 7 2 】

上述の第一の実施形態に係る液晶表示装置としては、T N モードの液晶表示装置及び I P S モードの液晶表示装置のいずれをも選択することが可能である。

上述の第一の実施形態及びその変形例に係る液晶表示装置は各種の電子機器に応用することが可能である。以下、その応用例を挙げる。

【 0 0 7 3 】

図 7 は、上述の第一の実施形態に係る液晶表示装置を応用した携帯型情報端末 2 5 0 のブロック図である。上述の第一の実施形態に係る液晶表示装置は、本携帯型情報端末 2 5 0 においては、液晶パネル 2 6 5 の構成要素として用いられる。

【 0 0 7 4 】

本携帯型情報端末 2 5 0 は、液晶パネル 2 6 5、バックライト発生手段 2 6 6 及び映像信号を処理する映像信号処理部 2 6 7 からなる表示部 2 6 8 と、本携帯型情報端末 2 5 0 の各構成要素を制御する制御部 2 6 9 と、制御部 2 6 9 が実行

するプログラムあるいは各種データを記憶する記憶部 2 7 1 と、データ通信を行うための通信部 2 7 2 と、キーボードまたはポインターからなる入力部 2 7 3 と、本携帯型情報端末 2 5 0 の各構成要素へ電力を供給する電源部 2 7 4 と、からなっている。

【 0 0 7 5 】

第一の実施形態に係る液晶表示装置を用いた液晶パネル 2 6 5 を用いることにより、表示部 2 6 8 における表示品位を向上させることができる。

【 0 0 7 6 】

また、第一の実施形態に係る液晶表示装置を用いた液晶パネル 2 6 5 は、携帯型パーソナルコンピュータあるいはノート型パーソナルコンピュータあるいはデスクトップ型パーソナルコンピュータのモニタに適用することもできる。

【 0 0 7 7 】

図 8 は、第一の実施形態に係る液晶表示装置を応用した携帯電話機 2 7 5 のブロック図である。

【 0 0 7 8 】

携帯電話機 2 7 5 は、液晶パネル 2 6 5、バックライト発生手段 2 6 6 及び映像信号を処理する映像信号処理部 2 6 7 からなる表示部 2 7 6 と、本携帯電話機 2 7 5 の各構成要素を制御する制御部 2 7 7 と、制御部 2 7 7 が実行するプログラムあるいは各種データを記憶する記憶部 2 7 8 と、無線信号を受信するための受信部 2 7 9 と、無線信号を送信するための送信部 2 8 1 と、キーボードまたはポインターからなる入力部 2 8 2 と、本携帯電話機 2 7 5 の各構成要素へ電力を供給する電源部 2 8 3 と、からなっている。

【 0 0 7 9 】

第一の実施形態に係る液晶表示装置を用いた液晶パネル 2 6 5 を用いることにより、表示部 2 7 6 における表示品位を向上させることができる。

【 0 0 8 0 】

なお、上記の実施形態の説明においては、本発明の特徴となる部分について主に説明し、本分野において通常の知識を有する者にとって既知の事項については特に詳述していないが、たとえ記載がなくてもこれらの事項は上記の者にとって

は類推可能な事項に属する。

【 0 0 8 1 】

【発明の効果】

以上のように、本発明に係る液晶表示装置によれば、制御電極は少なくともゲート線を覆うように形成されているので、ゲート線と画素電極との間の電位差に起因して生じる電界は制御電極により遮蔽される。従って、電界が隣接する画素電極間の間隙を通過し、画素電極に沿って回り込む現象、いわゆる横漏れ電界の発生を防止することができる。

【 0 0 8 2 】

また、画素電極と制御電極とはコンタクトホールを介して接続されているため、ゲート絶縁膜を間に挟んで制御電極とゲート線 1 6 との間に補助容量が形成される。このため、本発明に係る液晶表示装置の蓄積容量の増大を図ることができる。

【図面の簡単な説明】

【図 1】

本発明の第一の実施形態に係る液晶表示装置のアクティブマトリクス基板の平面図である。

【図 2】

図 1 の B - B 線における断面図である。

【図 3】

ゲート線、画素電極間の間隙及び制御電極の間の第一の位置関係を示す部分的な断面図である。

【図 4】

ゲート線、画素電極間の間隙及び制御電極の間の第二の位置関係を示す部分的な断面図である。

【図 5】

ゲート線、画素電極間の間隙及び制御電極の間の第三の位置関係を示す部分的な断面図である。

【図 6】

ゲート線、画素電極間の間隙及び制御電極の間の第四の位置関係を示す部分的な断面図である。

【図 7】

第一の実施形態に係る液晶表示装置を応用した電子機器の一例のブロック図である。

【図 8】

第一の実施形態に係る液晶表示装置を応用した電子機器の一例のブロック図である。

【図 9】

従来の液晶表示装置のアクティブマトリクス基板の平面図である。

【図 1 0】

図 9 の A - A 線における断面図である。

【符号の説明】

- 1 0 アクティブマトリクス基板
- 1 1 絶縁性基板
- 1 2 ゲート絶縁膜
- 1 3 パッシベーション膜
- 1 4 層間絶縁膜
- 1 5、1 5 a、1 5 b 画素電極
- 1 6 ゲート線
- 1 7 データ線
- 1 8 T F T
- 1 8 a ソース電極
- 1 8 b ソース電極の延伸部分
- 1 9 コンタクトホール
- 2 0 制御電極
- 2 1 絶縁性基板
- 2 2 カラーフィルター
- 2 3 対向電極

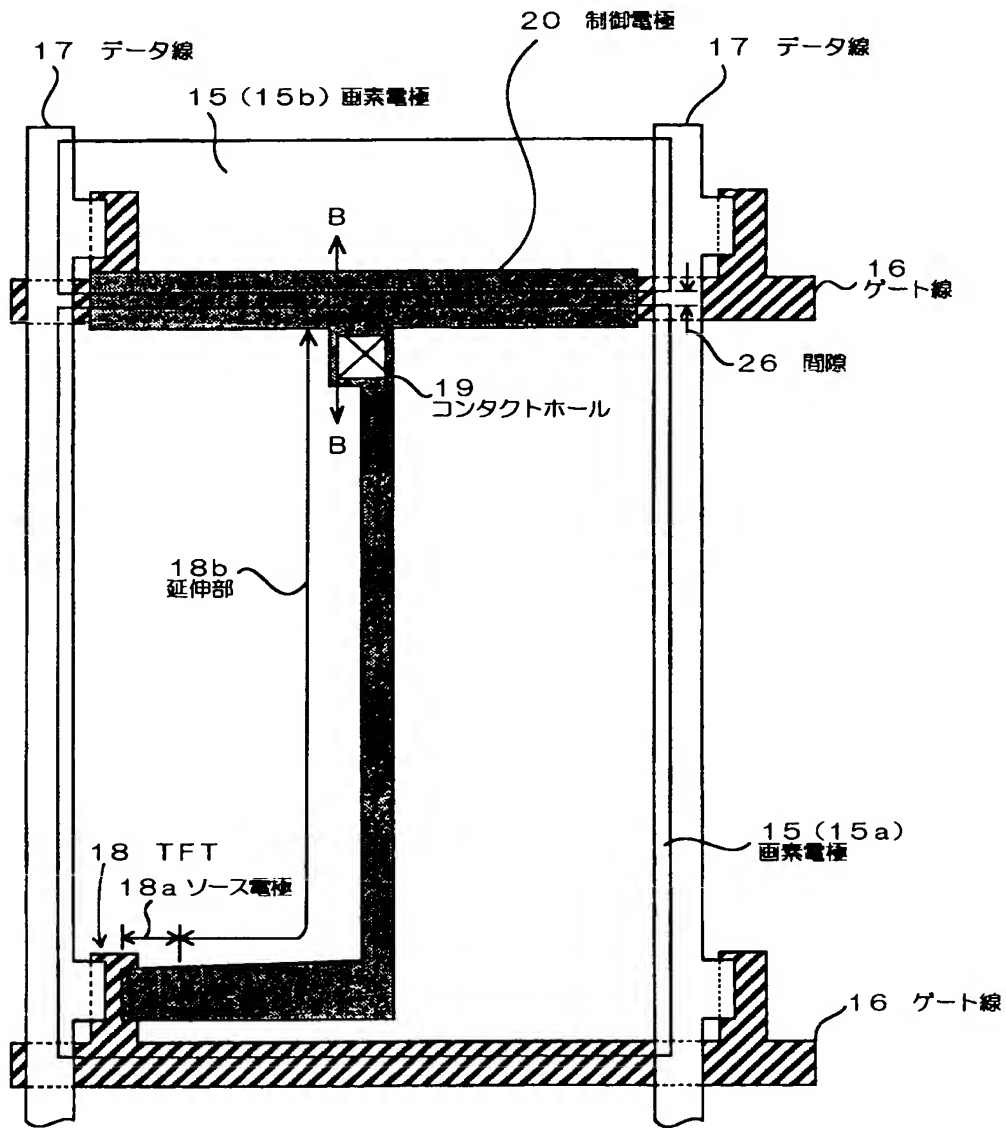
2 4 対向基板

2 5 液晶層

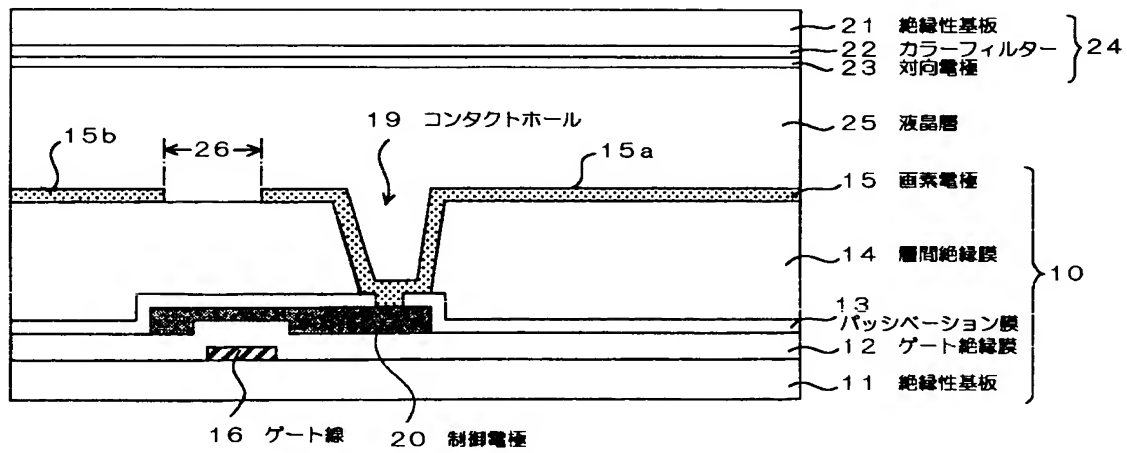
2 6 画素電極間の間隙

【書類名】 図面

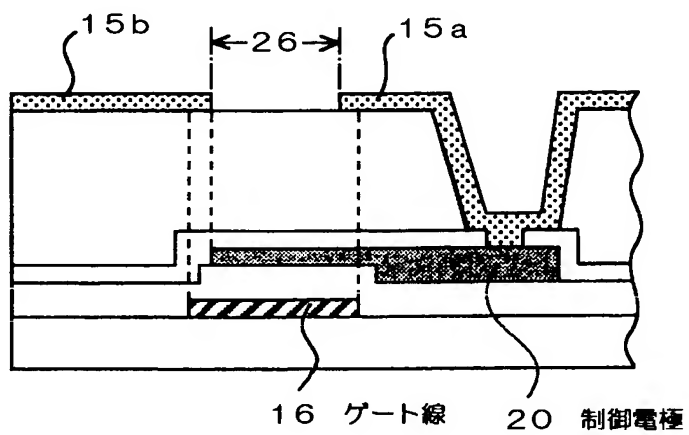
【図 1】



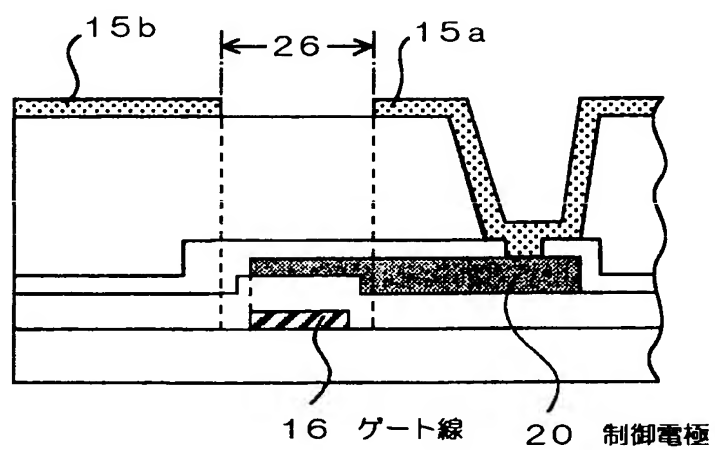
【図 2】



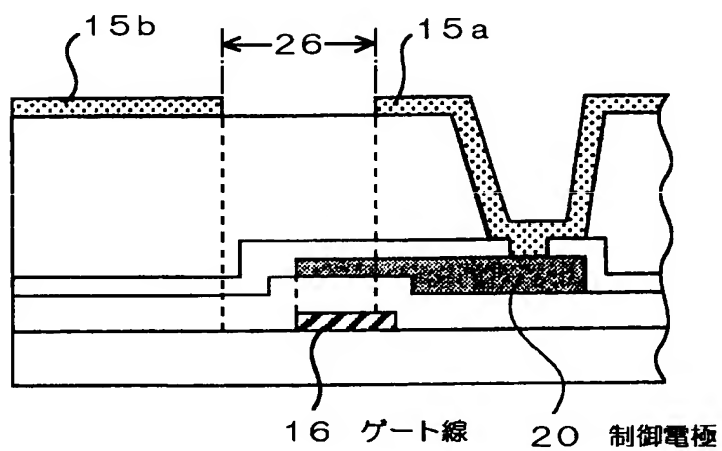
【图 3】



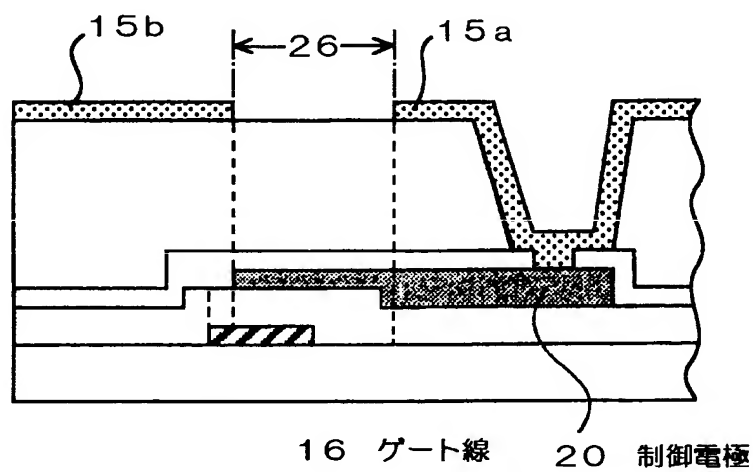
【図4】



【図5】

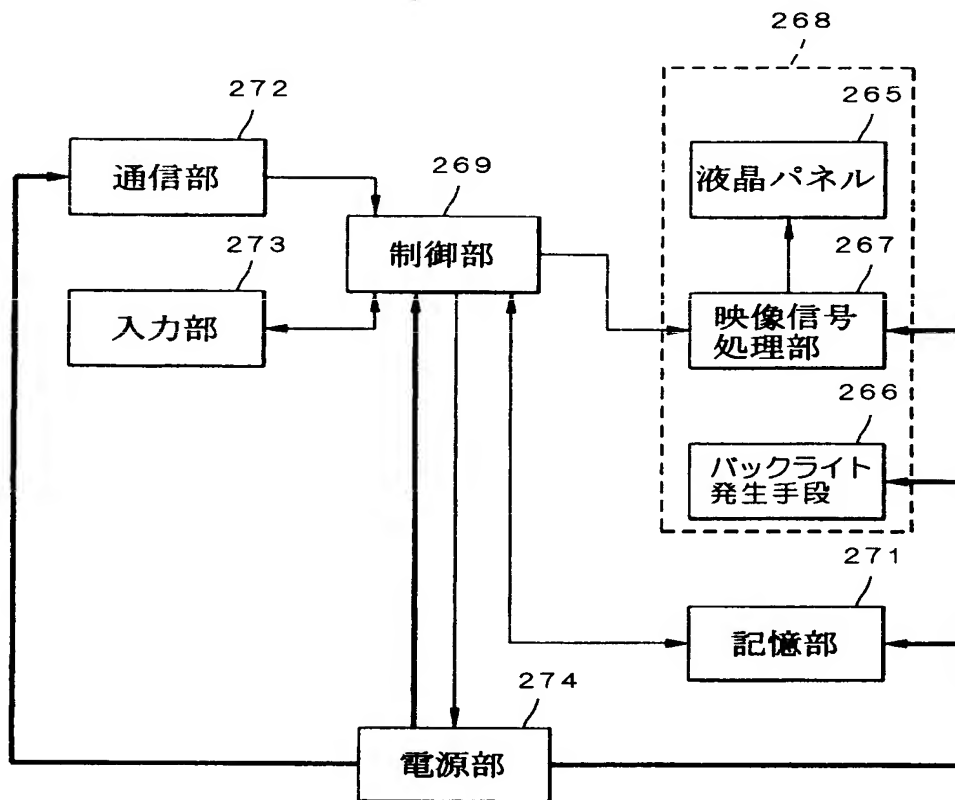


【図6】



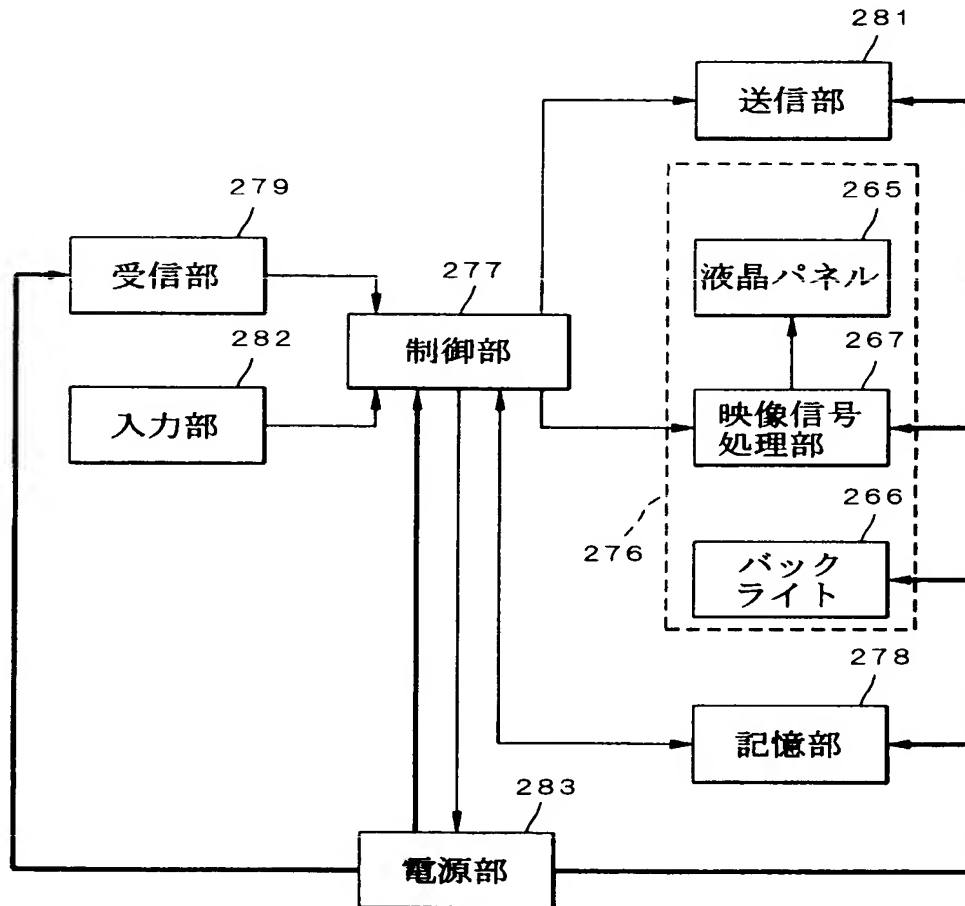
【図 7】

250:携帯型情報端末

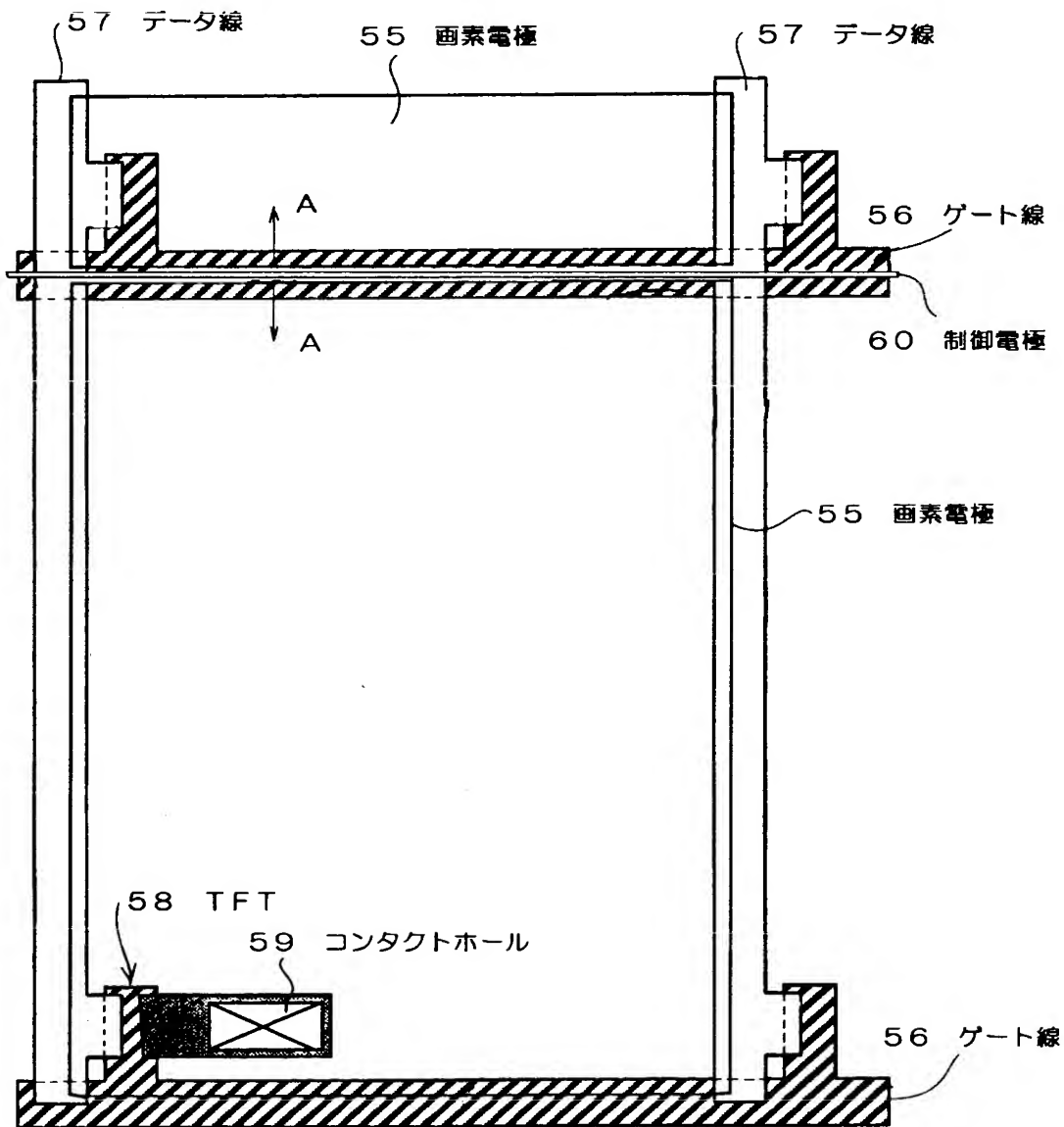


【図 8】

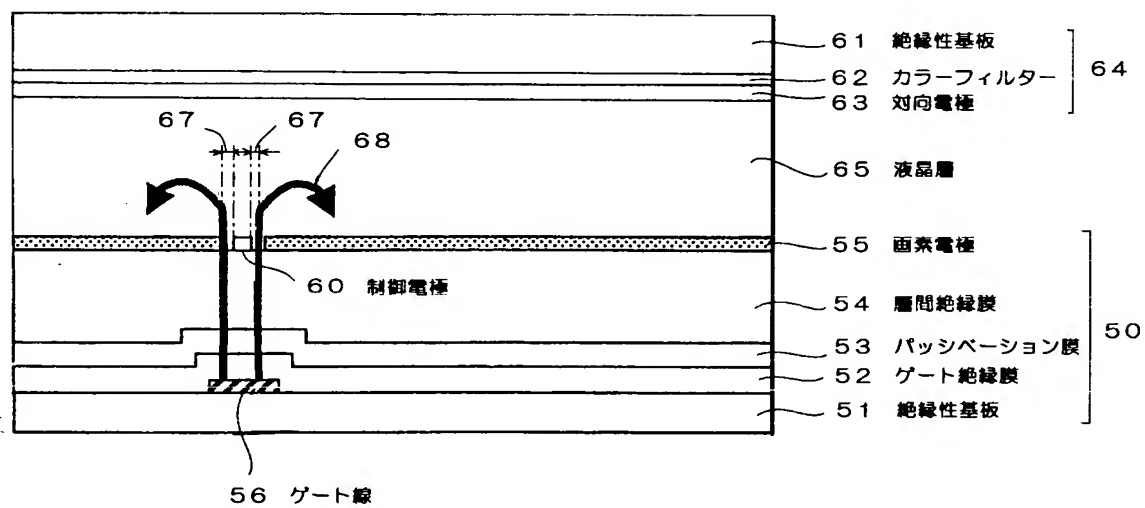
275; 携帯電話機



【図9】



【图 10】



【書類名】 要約書

【要約】

【課題】相互に隣接する画素電極間の間隙から電界が漏れ出し、画素電極の方に回り込むことを防止する。

【解決手段】本液晶表示装置は、ゲート線 1 6 と、ゲート線 1 6 と交差して配置されているデータ線と、ゲート線 1 6 とデータ線との交差箇所の近傍に配置された T F T と、層間絶縁膜 1 4 を介してゲート線 1 6 及びデータ線の上方に形成されている画素電極 1 5 a、1 5 b とを備える。上方から見たときに、隣り合う 2 つの画素電極 1 5 a、1 5 b の間の間隙 2 6 とゲート線 1 6 とが重なり合っている。間隙 2 6 の下方であって、かつ、ゲート線 1 6 の上方において、上方から見たときに、ゲート線 1 6 を覆う制御電極 2 0 が設けられている。

【選択図】 図 2

出 願 人 履 歴 情 報

識別番号 [000004237]

1. 変更年月日	1990年 8月29日
[変更理由]	新規登録
住 所	東京都港区芝五丁目7番1号
氏 名	日本電気株式会社